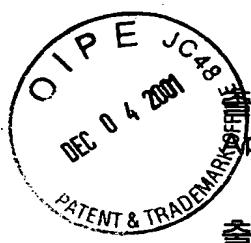




별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.



원 번 호 : 특허출원 2001년 제 37133 호
Application Number PATENT-2001-0037133

출 원 년 월 일 : 2001년 06월 27일
Date of Application JUN 27, 2001

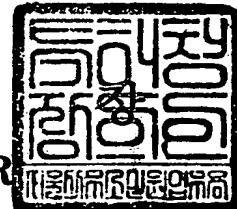
출 원 인 : 엘지.필립스 엘시디 주식회사
Applicant(s) LG.PHILIPS LCD CO., LTD.

2001 년 10 월 18 일



특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0002
【제출일자】	2001.06.27
【발명의 명칭】	등저항 배선을 위한 액정표시장치
【발명의 영문명칭】	Liquid Crystal Display for Equivalent Resistance Wiring
【출원인】	
【명칭】	엘지 .필립스 엘시디 주식회사
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	김영호
【대리인코드】	9-1998-000083-1
【포괄위임등록번호】	1999-001050-4
【발명자】	
【성명의 국문표기】	김홍진
【성명의 영문표기】	KIM,Hong Jin
【주민등록번호】	650221-1100212
【우편번호】	730-040
【주소】	경상북도 구미시 형곡동 신세계타운302호
【국적】	KR
【우선권주장】	
【출원국명】	KR
【출원종류】	특허
【출원번호】	10-2000-0061104
【출원일자】	2000.10.17
【증명서류】	첨부
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 김영호 (인)

1020010037133

출력 일자: 2001/10/19

【수수료】

【기본출원료】	20	면	29,000	원
【가산출원료】	12	면	12,000	원
【우선권주장료】	1	건	26,000	원
【심사청구료】	0	항	0	원
【합계】	67,000			원
【첨부서류】	1. 요약서·명세서(도면)_1통			

【요약서】**【요약】**

본 발명은 전극 링크의 길이에 따른 저항차를 보상하기 위한 액정표시장치에 관한 것이다.

본 발명의 액정표시장치는 구동회로와 접촉되는 패드부가 그 패드부와 다수 개의 액정셀들이 배열된 화소영역의 해당 신호라인 사이에 접속되는 전극링크의 길이에 따라 다른 크기를 가지는 것을 구비하는 것을 특징으로 한다.

이에 따라, 전극링크의 길이에 따른 저항차를 전극패드 또는 전극링크 이용하여 보상함으로써 신호라인을 등저항화할 수 있게 된다.

【대표도】

도 4a

【명세서】**【발명의 명칭】**

등저항 배선을 위한 액정표시장치{Liquid Crystal Display for Equivalent Resistance Wiring}

【도면의 간단한 설명】

도 1은 통상 액정표시장치의 게이트 패드-링크 부분을 도시한 평면도.

도 2는 도 1에 도시된 게이트 패드를 확대도시한 평면도.

도 3은 도 2에 도시된 A-A'선을 따른 게이트 패드의 단면도.

도 4a 및 도 4b는 본 발명의 제1 실시 예에 따른 패드부를 도시한 평면도.

도 5a 및 도 5b는 본 발명의 제2 실시 예에 따른 패드부를 도시한 평면도.

도 6a 및 도 6b는 본 발명의 제3 실시 예에 따른 패드부를 도시한 평면도.

도 7a 및 도 7b는 본 발명의 제4 실시 예에 따른 패드부를 도시한 평면도.

도 8a 및 도 8b는 본 발명의 제5 실시 예에 따른 패드부를 도시한 평면도.

도 9a 및 도 9b는 본 발명의 실시 예에 따른 전극링크를 도시한 평면도.

도 10a 및 도 10b는 본 발명의 다른 실시 예에 따른 링크부를 도시한 평면도.

<도면의 주요 부분에 대한 부호의 설명>

10 : 하부기판

12 : 게이트패드

GL : 게이트라인

GK : 게이트링크

16 : 게이트패턴

22 : 게이트절연막

18, 28, 30, 56, 66, 68, 76, 86, 96, 106 : 투명전극

20, 54, 64, 74, 84, 94, 104 : 접촉부

24 : 보호막

23, 25, 53, 55, 63, 65, 73, 75, 83, 85, 93, 95, 103, 105: 전극링크

40, 50, 60, 70, 80, 90, 100 : 패드부

52, 58, 62, 72, 78, 82, 88, 92, 102 : 전극패드,

107, 109 : 보상패턴

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<22> 본 발명은 액정표시장치(Liquid Crystal Display)에 관한 것으로, 특히 전극링크의 길이에 따른 저항차를 보상할 수 있는 액정표시장치에 관한 것이다.

<23> 통상의 액정표시장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여, 액정표시장치는 액정셀들이 매트릭스 형태로 배열되어진 액정패널과 이 액정패널을 구동하기 위한 구동회로를 구비하게 된다.

<24> 액정패널에는 게이트라인들과 데이터라인들이 교차하게 배열되고 그 게이트라인들과 데이터라인들의 교차로 마련되는 영역에 액정셀들이 위치하게 된다. 이 액정패널에는 액정셀들 각각에 전계를 인가하기 위한 화소전극들과 공통전극이 마련된다. 화소전극들 각각은 스위칭 소자인 박막트랜지스터(Thin Film Transistor)의 소스 및 드레인 단자들을 경유하여 데이터라인들 중 어느 하나에 접속된다. 박막트랜지스터의 게이트단자는 화소전압신호가 1라인분씩의 화소전극들에게 인가되게끔 하는 게이트라인들 중 어느 하나에 접속된다.

<25> 구동회로는 게이트라인들을 구동하기 위한 게이트 드라이버와, 데이터라인들을 구동하기 위한 데이터 드라이버와, 공통전극을 구동하기 위한 공통전압 발생부를 구비한다. 게이트 드라이버는 스캐닝신호, 즉 게이트신호를 게이트라인들에 순차적으로 공급하여 액정패널 상의 액정셀들을 1라인분씩 순차적으로 구동한다. 데이터 드라이버는 게이트라인들 중 어느 하나에 게이트신호가 공급될 때마다 데이터라인들 각각에 데이터전압신호를 공급한다. 공통전압 발생부는 공통전극에 공통전압신호를 공급한다. 이에 따라, 액정표시장치는 액정셀별로 데이터전압신호에 따라 화소전극과 공통전극 사이에 인가되는 전계에 의해 광투과율을 조절함으로써 화상을 표시한다.

<26> 구동회로들은 통상 칩(Chip) 형태로 제작되며 템(TAB; Tape Automated Bonding) 방식인 경우 TCP(Tape Carrier Package)에 실장되고, 그 TCP와 액정패널에 마련된 전극 패드들을 통해 화소영역에 배치된 해당 신호라인들과 전기적으로 접속되어 구동신호들을 공급하게 된다. 전극 패드는 전극 링크를 통해 화소영역의 해당 신호라인과 전기적으로 접속된다.

<27> 이러한 액정표시장치에서는 고해상도 화상을 구현을 위해 화소수가 증가되어 배선들의 폭 및 간격이 미세해지게 되었다. 아울러, 6인치 이하의 소형 액정표시장치가 채용되는 휴대단말기에서는 소형화를 위해 구동회로의 집적도가 높아짐에 따라 전극패드간의 간격이 현저하게 줄어들게 되었다. 이에 따라, 전극패드와 화소영역의 해당 신호라인 사이에 접속되는 전극링크는 도 1에 도시된 바와 같이 그의 위치에 따라 서로 다른 길이를 가지게끔 설정되게 되었다. 이 결과, 전극링크들은 그 길이차에 따른 저항차를 가지게 된다.

<28> 도 1을 참조하면, 통상적인 액정표시장치에서 게이트 패드-링크 부분에 대한 전극배치도가 도시되어 있다. 게이트 구동회로(도시하지 않음)와 접속되는 게이트 패드부(12)는 도 1에 도시된 바와 같이 하부기판(10)의 가장자리 영역에 형성된다. 게이트 패드(12)는 게이트 구동회로부터의 구동신호를 게이트링크 (GK)를 통해 화소영역(14)에 배치된 게이트라인(GL)으로 공급하게 된다.

<29> 게이트 패드(12)를 상세히 하면 도 2 및 도 3에 도시된 바와 같은 구조를 가진다. 게이트 패드(12)는 기판(26) 위에 형성된 게이트패턴(16)과, 게이트패턴(16)이 형성된 기판(26) 상에 적층되고 게이트패턴(16) 중 패드영역이 노출되게 훌이 형성된 게이트절연막(22) 및 보호막(24)과, 노출된 게이트패턴(16)에 접촉되게 도포된 투명전극패턴(18)을 구비한다. 투명전극패턴(18)은 게이트 구동회로를 탑재한 TCP에 마련된 패드부와 도 2에 도시된 바와 같은 접촉부(20)를 통해 접촉되게 된다.

<30> 게이트링크(GK)는 상대적으로 좁은 간격을 가지는 게이트패드들(12)과 상대적으로 넓은 간격을 가지는 게이트라인(GL)을 접속시키기 위하여 도 1에 도시된

바와 같이 그의 위치에 따라 서로 다른 길이를 가지게 되는 반면에 동일한 폭 및 두께를 가진다. 이로 인하여, 게이트링크(GK)에 걸리는 저항은 그의 길이차에 따라 미세하나마 차이를 가지게 된다. 특히, 게이트링크(GK)의 길이가 짧은 부분(A)과 길이가 긴 부분(B) 간의 저항차가 크게 나타나게 된다. 이와 같이, 각 게이트링크(GK)가 길이에 따른 저항차를 가짐에 따라 게이트패드(12)에 서로 다른 초기 바이어스 전압이 걸리게 됨으로써 화소영역(14)의 게이트라인(GL)에 인가되는 게이트신호가 왜곡되어 화질이 저하되는 문제점이 있다.

<31> 이러한 배선길이에 따른 저항차는 데이터구동회로에 접속되는 데이터패드와 화소영역(14)의 데이터라인 사이에 접속되는 데이터링크에서도 동일하게 발생하게 된다. 데이터링크의 길이에 따른 저항차 역시 화소영역(14)의 데이터라인에 인가되는 데이터신호가 왜곡되게 하여 화질을 저하시키는 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

<32> 따라서, 본 발명의 목적은 전극링크의 길이에 따른 저항차를 보상하여 등저항화할 수 있는 액정표시장치를 제공하는 것이다.

【발명의 구성 및 작용】

<33> 상기 목적을 달성하기 위하여, 본 발명의 한 특징에 따른 등저항 배선을 위한 액정표시장치는 구동회로와 접속되는 패드부가 그 패드부와 다수개의 액정셀

들이 배열된 화소영역의 해당 신호라인 사이에 접속되는 전극링크의 길이에 따라 다른 크기를 가진다.

<34> 특히, 상기 패드부는 전극링크에서 신장되는 전극패드와, 전극패드 보호를 위한 투명전극을 구비하고, 전극패드 및 투명전극 중 적어도 하나의 크기가 전극링크의 길이에 따라 다른 크기를 가진다.

<35> 상세하게는, 상기 투명전극의 길이, 두께, 폭 중 적어도 하나가 상기 전극링크의 길이에 따라 다른 크기를 가지거나, 상기 전극패드의 길이, 두께, 폭 중 적어도 하나가 자신의 길이에 따라 다른 크기를 가진다.

<36> 본 발명의 다른 특징에 따른 등저항 배선을 위한 액정표시장치는 구동회로와 접촉되는 패드부가 그 패드부와 다수개의 액정셀들이 배열된 화소영역의 해당 신호라인 사이에 접속되는 전극링크의 길이에 따라 다른 비저항값을 가진다.

<37> 특히, 상기 패드부는 전극링크에서 신장되는 전극패드와, 전극패드 보호를 위한 투명전극을 구비하고, 투명전극 및 패드전극 중 적어도 하나의 비저항값이 전극링크의 길이에 따라 다르게 설정된다.

<38> 본 발명의 또 다른 특징에 따른 등저항 배선을 위한 액정표시장치는 구동회로와 접촉되는 패드부와; 패드부와 다수개의 액정셀들이 배열된 화소영역의 해당 신호라인 사이에 접속되는 전극링크를 구비하고; 전극링크의 두께 및 폭 중 적어도 하나가 그 전극링크의 길이에 따라 다른 크기를 가진다.

<39> 본 발명의 또 다른 특징에 따른 등저항 배선을 위한 액정표시장치는 구동회로와 접촉되는 패드부와; 패드부와 다수개의 액정셀들이 배열된 화소영역의 해당

신호라인 사이에 접속되는 전극링크를 구비하고; 전극링크의 비저항값이 그 전극링크의 길이에 따라 다르게 설정된다.

<40> 본 발명의 또 다른 특징에 따른 등저항 배선을 위한 액정표시장치는 구동회로와 접속되는 패드부와; 패드부와 다수개의 액정셀들이 배열된 화소영역의 해당 신호라인 사이에 접속되는 전극링크를 구비하고; 패드부와 전극링크 중 적어도 하나는 전극링크의 길이에 따른 저항차를 보상하기 위한 저항보상패턴을 더 구비한다.

<41> 특히, 상기 저항보상패턴의 크기, 개수, 비저항값 중 적어도 하나가 상기 전극링크의 길이에 따라 다르게 설정된다.

<42> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

<43> 도 4a 및 도 4b를 참조하면, 데이터패드부 또는 게이트패드부로 사용되는 본 발명의 제1 실시 예에 따른 패드부(40)를 도시한다.

<44> 도 4a에 도시된 패드부(40)는 길이가 상대적으로 긴 전극링크(23)에 접속된다. 도 4a에 도시된 바와 같이 전극패드(16)에 중첩되어 접속되는 투명전극(28)의 길이는 화소영역 방향으로 종래보다 $Lpx11$ 만큼 증대된다. 이는 상대적으로 긴 전극링크(23)에 걸리는 상대적으로 높은 저항값을 보상하기 위한 것이다. 즉, 패드부(40)에서 투명전극(18)의 길이를 증대시켜 상대적으로 긴 전극링크(23)의 높은 저항값을 줄이게 된다.

<45> 도 4b에 도시된 패드부(40)는 길이가 상대적으로 짧은 전극링크(25)에 접속된다. 도 4b에 도시된 바와 같이 상대적으로 작은 저항값에 대응하여 투명전극(30)의 길이가 화소영역 방향으로 상기 L_{px11} 보다 작은 L_{px12} 만큼 증대된다. 이는 상대적으로 짧은 전극링크(25)에 걸리는 저항값을 보상하기 위한 것이다.

<46> 이러한, 전극링크(23, 25)의 길이에 따른 저항차를 보상하여 신호배선을 등저항화하기 위한 패드부(40), 즉 투명전극(28, 30)의 추가길이(L_{px1})는 다음 수학식 1에 의해 결정된다.

$$<47> \text{【수학식 1】 } L_{px1} = (R_{avg} \times T_{px1} \times W_{px1}) / \rho_{px1}$$

<48> 여기서, L_{px1} 은 투명전극(28, 30)의 추가길이, R_{avg} 는 링크의 저항 평균값, T_{px1} 은 투명전극(28, 30) 두께, W_{px1} 은 투명전극(28, 30)의 폭, ρ 는 투명전극(28, 30)의 비저항값이다.

<49> 이러한 수학식 1에 의해 각 패드부(40)에서의 투명전극(28, 30)의 추가길이(L_{px11} , L_{px12})를 결정하여 투명전극(28, 30)을 형성하는 경우 전극링크(23, 25)의 길이에 따른 저항차를 보상하여 등저항화할 수 있게 된다. 즉, 전극링크(23)의 길이가 상대적으로 길어 크게 걸리는 저항값은 패드부(40)에서의 투명전극(28)의 길이를 화소방향으로 크게 증대시킴으로써 보상할 수 있게 된다. 아울러, 전극링크(25)의 길이가 상대적으로 짧아 작게 걸리는 저항값은 패드부(40)에서의 투명전극(30)의 길이를 화소방향으로 작게 증대시킴으로써 보상할 수 있게 된다. 이렇게, 길이가 증대된 투명전극(28, 30)을 구비하는 패드부(40)의 단면구조는 도 3에 도시된 바와 같다. 투명전극(28, 30)은 구동회로를 탑재한 TCP에

마련된 패드부(도시하지 않음)와 도 4a 및 도 4b에 도시된 바와 같은 접촉부(20)를 통해 접촉하게 된다.

<50> 이러한 전극링크(23, 25)의 길이에 따른 저항차를 보상하기 위한 전극패드부(40)의 구조는 데이터구동회로에 접속되는 데이터패드부와 게이트구동회로에 접속되는 게이트패드부에 동일하게 적용된다.

<51> 도 5a 및 도 5b는 본 발명의 제2 실시 예에 따른 패드부(50)를 도시한다.

<52> 도 5a에 도시된 패드부(50)는 길이가 상대적으로 긴 전극링크(53)에 접속된다. 도 5a에 도시된 패드부(50)에서는 투명전극(56)에 접속되는 전극패드(52)의 길이가 화소영역 방향으로 종래보다 Lpad1 만큼 증대된다. 이러한 전극패드(52)는 상대적으로 긴 전극링크(53)에 걸리는 상대적으로 높은 저항값을 보상하여 높은 저항값이 줄어들게 한다. 투명전극(56)은 구동회로를 탑재한 TCP에 마련된 패드부(도시하지 않음)와 접촉부(24)를 통해 접촉된다.

<53> 도 5b에 도시된 패드부(50)는 길이가 상대적으로 짧은 전극링크(55)에 접속된다. 도 5b에 도시된 패드부(50)에서는 상대적으로 작은 저항값에 대응하여 전극패드(58)의 길이가 화소영역 방향으로 상기 Lpad1 보다 작은 Lpad2 만큼 증대된다. 이러한 전극패드(58)은 상대적으로 짧은 전극링크(55)에 걸리는 저항값을 보상한다. 투명전극(56)은 구동회로를 탑재한 TCP에 마련된 패드부(도시하지 않음)와 접촉부(24)를 통해 접촉된다.

<54> 여기서, 전극패드(52, 58)의 추가길이(Lpad)는 각 전극링크(53, 55)의 저항차이만큼 다르게 설정한다. 이렇게, 전극패드(52, 58)의 길이를 다르게 설정하

여 전극링크(53, 55)의 길이에 따른 저항차를 보상함으로써 신호배선을 등저항화 할 수 있게 된다.

<55> 도 6a 및 도 6b는 본 발명의 제3 실시 예에 따른 패드부(60)를 도시한다.

<56> 도 6a에 도시된 패드부(60)는 길이가 상대적으로 긴 전극링크(63)에 접속된다. 도 6a에 도시된 패드부(60)에서는 전극패드(62)와 접촉되는 투명전극(66)의 폭이 종래보다 W_{px11} 만큼 증대된다. 이러한 투명전극(66)은 상대적으로 긴 전극링크(63)에 걸리는 상대적으로 높은 저항값을 보상하여 높은 저항값이 줄어들게 한다. 이 투명전극(66)은 구동회로를 탑재한 TCP에 마련된 패드부(도시하지 않음)와 접촉부(64)를 통해 접촉된다.

<57> 도 6b에 도시된 패드부(60)는 길이가 상대적으로 짧은 전극링크(65)에 접속된다. 도 6b에 도시된 패드부(60)에서는 상대적으로 작은 저항값에 대응하여 투명전극(68)의 폭이 상기 W_{px11} 보다 작은 W_{px2} 만큼 증대된다. 이러한 투명전극(68)은 상대적으로 짧은 전극링크(65)에 걸리는 저항값을 보상한다. 이 투명전극(68)은 구동회로를 탑재한 TCP에 마련된 패드부(도시하지 않음)와 접촉부(64)를 통해 접촉된다.

<58> 여기서, 투명전극(66, 68)의 추가폭(W_{px1})은 각 전극링크(63, 65)의 저항차 만큼 다르게 설정한다. 이렇게, 투명전극(66, 68)의 길이를 다르게 설정하여 전극링크(63, 65)의 길이에 따른 저항차를 보상함으로써 신호배선을 등저항화 할 수 있게 된다.

<59> 도 7a 및 도 7b는 본 발명의 제4 실시 예에 따른 패드부(70)를 도시한다.

<60> 도 7a에 도시된 패드부(70)는 길이가 상대적으로 긴 전극링크(73)에 접속된다. 도 7a에 도시된 패드부(70)에서는 투명전극(76)과 접촉되는 전극패드(72)의 폭이 종래보다 증대되어 W_{pad1} 으로 설정된다. 이러한 전극패드(72)는 상대적으로 긴 전극링크(73)에 걸리는 상대적으로 높은 저항값을 보상하여 높은 저항값이 줄어들게 한다. 투명전극(76)은 구동회로를 탑재한 TCP에 마련된 패드부(도시하지 않음)와 접촉부(74)를 통해 접촉된다.

<61> 도 7b에 도시된 패드부(70)는 길이가 상대적으로 짧은 전극링크(75)에 접속된다. 도 7b에 도시된 패드부(70)에서는 상대적으로 작은 저항값에 대응하여 전극패드(78)의 폭이 상기 W_{pad1} 보다 작은 W_{pad2} 로 설정된다. 투명전극(76)은 구동회로를 탑재한 TCP에 마련된 패드부(도시하지 않음)와 접촉부(74)를 통해 접촉된다.

<62> 여기서, 전극패드(72, 78)의 폭(W_{pad})은 각 전극링크(73, 75)의 저항차이만큼 다르게 설정한다. 이렇게, 전극패드(72, 78)의 길이를 다르게 설정하여 전극링크(73, 75)의 길이에 따른 저항차를 보상함으로써 신호배선을 등저항화할 수 있게 된다.

<63> 도 8a 및 도 8b는 본 발명의 제5 실시 예에 따른 패드부(100)를 도시한다.

<64> 도 8a에 도시된 패드부(80)는 길이가 상대적으로 긴 전극링크(83)에 접속된다. 도 8a에 도시된 패드부(80)에서 전극패드(82)는 상대적으로 작은 비저항값($\rho 1$)을 가지는 도전물질로 이루어진다. 이 비저항값($\rho 1$)을 가지는 전극패드(82)는 상대적으로 긴 전극링크(83)의 길이에 의한 높은 저항값을 보상하여 높은 저항값이 줄어들게 한다. 투명전극(86)은 구동회로를 탑재한 TCP에 마련된 패드부(80)와 접촉된다.

부(도시하지 않음)와 접촉부(84)를 통해 접촉된다. 이와 달리, 상기 투명전극(86)의 물질로 비저항값($\rho 1$)이 상대적으로 작은 투명전극물질을 사용하는 경우에도 상기와 같이 긴 전극링크(83)의 길이에 의한 높은 저항값을 보상할 수 있게 된다.

<65> 도 8b에 도시된 패드부(80)는 길이가 상대적으로 짧은 전극링크(85)에 접속된다. 도 8b에 도시된 패드부(80)에서 전극패드(88)는 상기 비저항값($\rho 1$) 보다 큰 비저항값($\rho 2$)을 가지는 도전물질로 이루어진다. 이 비저항값($\rho 2$)을 가지는 전극패드(88)는 상대적으로 짧은 전극링크(85)의 길이에 의한 낮은 저항값을 보상한다. 투명전극(86)은 구동회로를 탑재한 TCP에 마련된 패드부(도시하지 않음)와 접촉부(84)를 통해 접촉된다. 이와 달리, 상기 투명전극(86)의 물질로 비저항값($\rho 2$)이 상대적으로 큰 투명전극물질을 사용하는 경우에도 상기와 같이 짧은 전극링크(85)의 길이에 의한 작은 저항값을 보상할 수 있게 된다.

<66> 여기서, 비저항값($\rho 1, \rho 2$)은 각 전극링크(83, 85)의 저항차만큼 다르게 설정한다. 이렇게, 패드부(80)의 전극패드(82, 88) 또는 투명전극(86)의 비저항값($\rho 1, \rho 2$)을 서로 다르게 설정하여 전극링크(83, 85)의 길이에 따른 저항차를 보상함으로써 신호배선을 등저항화할 수 있게 된다.

<67> 도 9a 및 도 9b는 본 발명의 다른 실시 예에 따른 전극링크(93, 95)를 도시한다.

<68> 도 9a에 도시된 전극링크(93)는 길이가 상대적으로 긴 전극링크에 해당되며 패드부(90)에 접속된다. 이 전극링크(93)는 그의 폭이 종래보다 증대되어 Wlink1으로 설정된다. 이러한 전극링크(93)는 상대적으로 긴 길이에 따른 높은

저항값을 보상하여 높은 저항값이 줄어들게 한다. 패드부(90)는 전극링크(93)로부터 신장된 전극패드(92)와, 도시하지 않은 절연막의 콘택홀을 통해 전극패드(92)와 접촉된 투명전극(96)으로 구성된다. 투명전극(96)은 구동회로를 탑재한 TCP에 마련된 패드부(도시하지 않음)와 접촉부(94)를 통해 접촉된다.

<69> 도 9b에 도시된 전극링크(95)는 길이가 상대적으로 긴 전극링크에 해당되며 패드부(90)에 접속된다. 이 전극링크(95)는 상대적으로 낮은 저항값에 대응하여 그의 폭이 상기 Wlink1 보다 작은 Wlink2로 설정된다. 이 전극링크(95)의 폭(Wlink2)을 조절하여 상대적으로 짧은 길이를 가지는 전극링크(95)의 저항을 보상하여 감소시킬 수 있게 된다.

<70> 이렇게, 전극링크(93, 95)의 폭을 다르게 설정하여 그 전극링크(93, 95)의 길이에 따른 저항차를 보상함으로써 신호배선을 등저항화할 수 있게 된다.

<71> 도 10a 및 도 10b는 본 발명의 다른 실시 예에 따른 링크부(101)를 도시한다. 패드부(100)는 구동회로를 탑재한 TCP에 마련된 패드부(도시하지 않음)와 접촉부(104)를 통해 접촉되는 투명전극(106)을 포함한다. 링크부(101)은 패드부(100)의 전극패드(102)와 접속된 전극링크(103, 105)와, 전극링크(103, 105)에 각각 형성된 보상패턴(107, 109)을 포함한다.

<72> 도 10a에 도시된 링크부(101)는 길이가 상대적으로 긴 전극링크(103)를 포함한다. 전극링크(103)에는 그 길이에 따른 저항차를 보상하기 위한 보상패턴(107)이 접속된다. 이 보상패턴(107)의 길이는 도 10a에 도시된 바와 같이 상대적으로 길게 설정된다. 이에 따라, 보상패턴(107)은 상대적으로 긴 전극링크

(103)의 길이에 의한 높은 저항값을 보상하여 높은 저항값이 줄어들게 한다.

<73> 도 10b에 도시된 링크부(101)는 패드부(100)에 접속되며 길이가 상대적으로 짧은 전극링크(105)를 포함한다. 이 전극링크(105)에는 그 길이에 따른 저항차를 보상하기 위한 보상패턴(109)이 접속된다. 이 보상패턴(109)의 길이는 도 10b에 도시된 바와 같이 상대적으로 짧게 설정된다. 이러한 보상패턴(109)은 상대적으로 짧은 전극링크(105)의 길이에 의한 낮은 저항값을 보상한다.

<74> 이렇게, 전극링크(103, 105)의 길이에 따라 보상패턴(107, 109)를 형성하면 그 전극링크(103, 105)의 길이에 따른 저항차를 보상함으로써 신호배선을 등저항화할 수 있게 된다. 긴 전극링크(103)의 큰 저항값은 상대적으로 긴 길이를 가지는 보상패턴(107)에 의해 보상될 수 있다. 반면에, 짧은 전극링크(105)의 작은 저항값은 상대적으로 짧은 길이를 가지는 보상패턴(109)에 의해 보상될 수 있다.

<75> 여기서, 보상패턴(107, 109)의 두께 또는 폭을 각 전극링크(103, 105)의 길이에 따라 다르게 설정할 수 있다. 이렇게, 전극링크(103, 105)에 접속되는 보상패턴(107, 109)의 두께 또는 폭을 서로 다르게 설정하여 그 전극링크(103, 105)의 길이에 따른 저항차를 보상함으로써 신호배선을 등저항화할 수 있게 된다.

<76> 또한, 보상패턴(107, 109)의 개수를 각 전극링크(103, 105)의 길이에 따라 다르게 설정할 수 있다. 이렇게, 전극링크(103, 105)에 접속되는 보상패턴(107,

109)의 개수를 서로 다르게 설정하여 그 전극링크(103, 105)의 길이에 따른 저항 차를 보상함으로써 신호배선을 등저항화할 수 있게 된다.

<77> 더불어, 보상패턴(107, 109)의 비저항값을 각 전극링크(103, 105)의 길이에 따라 다르게 설정할 수 있다. 이렇게, 전극링크(103, 105)에 접속되는 보상패턴(107, 109)의 재료로 서로 다른 비저항값을 가지는 도전물질을 사용하여 그 전극링크(103, 105)의 길이에 따른 저항차를 보상함으로써 신호배선을 등저항화할 수 있게 된다.

<78> 아울러, 패드부에 포함되는 전극패드 및 투명전극 중 어느 하나의 두께를 전극링크의 길이에 따라 다르게 설정하는 경우에도 그 전극링크 길이에 따른 저항차를 보상하여 신호배선을 등저항화할 수 있게 된다. 또한, 전극링크의 두께를 그 길이에 따라 다르게 설정하는 경우 길이에 따른 저항차를 보상하여 신호배선을 등저항화할 수 있게 된다.

【발명의 효과】

<79> 상술한 바와 같이, 본 발명에 따른 액정표시장치에서는 패드부에 포함되는 전극패드 또는 투명전극의 크기 또는 비저항값을 달리하여 전극링크의 길이에 따른 저항차를 보상함으로써 전극패드-링크들을 등저항화할 수 있게 된다.

<80> 또한, 본 발명에 따른 액정표시장치에서는 전극링크의 크기(폭 및/또는 두께)를 달리하여 전극링크의 길이에 따른 저항차를 보상함으로써 전극패드-링크들을 등저항화할 수 있게 된다.

<81> 또한, 본 발명에 따른 액정표시장치에서는 전극링크의 크기를 달리하거나 전극링크에 서로 다른 크기, 개수 또는 비저항값을 가지는 보상패턴을 접속시켜 전극링크 길이에 따른 저항차를 보상함으로써 전극패드-링크들을 등저항화할 수 있게 된다.

<82> 이렇게, 등저항화된 전극패드-링크에 의해 해당 신호라인에는 동일한 초기 바이어스 전압이 인가되게 되므로 종래 전극링크의 저항차에 따른 신호왜곡에 의한 화질저하를 방지할 수 있게 된다.

<83> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특히 청구의 범위에 의해 정하여져야만 할 것이다.

【특허청구범위】**【청구항 1】**

구동회로와 접촉되는 패드부가 그 패드부와 다수개의 액정셀들이 배열된 화소영역의 해당 신호라인 사이에 접속되는 전극링크의 길이에 따라 다른 크기를 가지는 것을 특징으로 하는 등저항 배선을 위한 액정표시장치.

【청구항 2】

제 1 항에 있어서,

상기 패드부는 상기 전극링크에서 신장되는 전극패드와,

상기 전극패드 보호를 위한 투명전극을 구비하고,

상기 전극패드 및 투명전극 중 적어도 하나의 크기가 상기 전극링크의 길이에 따라 다른 크기를 가지는 것을 특징으로 하는 등저항 배선을 위한 액정표시장치.

【청구항 3】

제 2 항에 있어서,

상기 투명전극의 길이, 두께, 폭 중 적어도 하나가 상기 전극링크의 길이에 따라 다른 크기를 가지는 것을 특징으로 하는 등저항 배선을 위한 액정표시장치

【청구항 4】

제 3 항에 있어서,

상기 투명전극의 길이, 두께, 폭 중 적어도 하나가,

상기 전극링크의 길이가 상대적으로 긴 경우 상대적으로 크게 설정되고, 상대적으로 짧은 경우 상대적으로 작게 설정된 것을 특징으로 하는 등저항 배선을 위한 액정표시장치.

【청구항 5】

제 3 항에 있어서,

상기 투명전극의 길이는 상기 화소영역 방향으로 신장된 것을 특징으로 하는 등저항 배선을 위한 전극패드를 가지는 액정표시장치.

【청구항 6】

제 2 항에 있어서,

상기 전극패드의 길이, 두께, 폭 중 적어도 하나가 자신의 길이에 따라 다른 크기를 가지는 것을 특징으로 하는 등저항 배선을 위한 액정표시장치.

【청구항 7】

제 6 항에 있어서,

상기 전극패드의 길이, 두께, 폭 중 적어도 하나가, 자신의 길이가 상대적으로 긴 경우 상대적으로 크게 설정되고, 상대적으로 짧은 경우 상대적으로 작게 설정된 것을 특징으로 하는 등저항 배선을 위한 액정표시장치.

【청구항 8】

제 6 항에 있어서,

상기 전극패드의 길이는 상기 화소영역 방향으로 신장된 것을 특징으로 하는 등저항 배선을 위한 전극패드를 가지는 액정표시장치.

【청구항 9】

제 1 항에 있어서,

상기 패드부는

상기 데이터신호 공급을 위한 데이터패드와;

상기 게이트신호 공급을 위한 게이트패드를 포함하는 것을 특징으로 하는 등저항 배선을 위한 전극패드를 가지는 액정표시장치.

【청구항 10】

구동회로와 접촉되는 패드부가 그 패드부와 다수개의 액정셀들이 배열된 화소영역의 해당 신호라인 사이에 접속되는 전극링크의 길이에 따라 다른 비저항값을 가지는 것을 특징으로 하는 등저항 배선을 위한 액정표시장치.

【청구항 11】

제 10 항에 있어서,

상기 패드부는 상기 전극링크에서 신장되는 전극패드와,

상기 전극패드 보호를 위한 투명전극을 구비하고,

상기 투명전극 및 패드전극 중 적어도 하나의 비저항값이 전극링크의 길이에 따라 다른 것을 특징으로 하는 등저항 배선을 위한 액정표시장치.

【청구항 12】

제 11 항에 있어서,

상기 투명전극 및 패드전극 중 적어도 하나의 비저항값이,
상기 전극링크의 길이가 상대적으로 긴 경우 상대적으로 작게 설정되고, 상
대적으로 짧은 경우 상대적으로 크게 설정된 것을 특징으로 하는 등저항 배선을
위한 액정표시장치.

【청구항 13】

제 10 항에 있어서,
상기 패드부는
상기 데이터신호 공급을 위한 데이터패드와;
상기 게이트신호 공급을 위한 게이트패드를 포함하는 것을 특징으로 하는
등저항 배선을 위한 전극패드를 가지는 액정표시장치.

【청구항 14】

구동회로와 접촉되는 패드부와;
상기 패드부와 다수개의 액정셀들이 배열된 화소영역의 해당 신호라인 사
이에 접속되는 전극링크를 구비하고;
상기 전극링크의 두께 및 폭 중 적어도 하나가 그 전극링크의 길이에 따라
다른 크기를 가지는 것을 특징으로 하는 등저항 배선을 위한 액정표시장치.

【청구항 15】

제 14 항에 있어서,

상기 전극링크의 두께 및 폭 중 적어도 하나가 그 전극링크의 길이가 상대적으로 긴 경우 상대적으로 크게 설정되고, 상대적으로 짧은 경우 상대적으로 작게 설정되는 것을 특징으로 하는 등저항 배선을 위한 액정표시장치.

【청구항 16】

구동회로와 접촉되는 패드부와;

상기 패드부와 다수개의 액정셀들이 배열된 화소영역의 해당 신호라인 사이에 접속되는 전극링크를 구비하고;

상기 전극링크의 비저항값이 그 전극링크의 길이에 따라 다른 것을 특징으로 하는 등저항 배선을 위한 액정표시장치.

【청구항 17】

제 16 항에 있어서,

상기 전극링크의 비저항값은 그 전극링크의 길이가 상대적으로 긴 경우 상대적으로 작게 설정되고, 상대적으로 짧은 경우 상대적으로 크게 설정되는 것을 특징으로 하는 등저항 배선을 위한 액정표시장치.

【청구항 18】

구동회로와 접촉되는 패드부와;

상기 패드부와 다수개의 액정셀들이 배열된 화소영역의 해당 신호라인 사이에 접속되는 전극링크를 구비하고;

상기 패드부와 전극링크 중 적어도 하나는 상기 전극링크의 길이에 따른 저항차를 보상하기 위한 저항보상패턴을 더 구비하는 것을 특징으로 하는 등저항 배선을 위한 액정표시장치.

【청구항 19】

제 18 항에 있어서,

상기 저항보상패턴의 크기, 개수, 비저항값 중 적어도 하나가 상기 전극링크의 길이에 따라 다른 것을 특징으로 하는 등저항 배선을 위한 액정표시장치.

【청구항 20】

제 19 항에 있어서,

상기 저항보상패턴의 크기에 포함되는 길이, 두께, 폭 중 적어도 하나가, 상기 전극링크의 길이가 상대적으로 긴 경우 상대적으로 크게 설정되고, 상대적으로 짧은 경우 상대적으로 작게 설정된 것을 특징으로 하는 등저항 배선을 위한 액정표시장치.

【청구항 21】

제 19 항에 있어서,

상기 저항보상패턴의 개수는 상기 전극링크의 길이에 비례하여 설정된 것을 특징으로 하는 등저항 배선을 위한 액정표시장치.

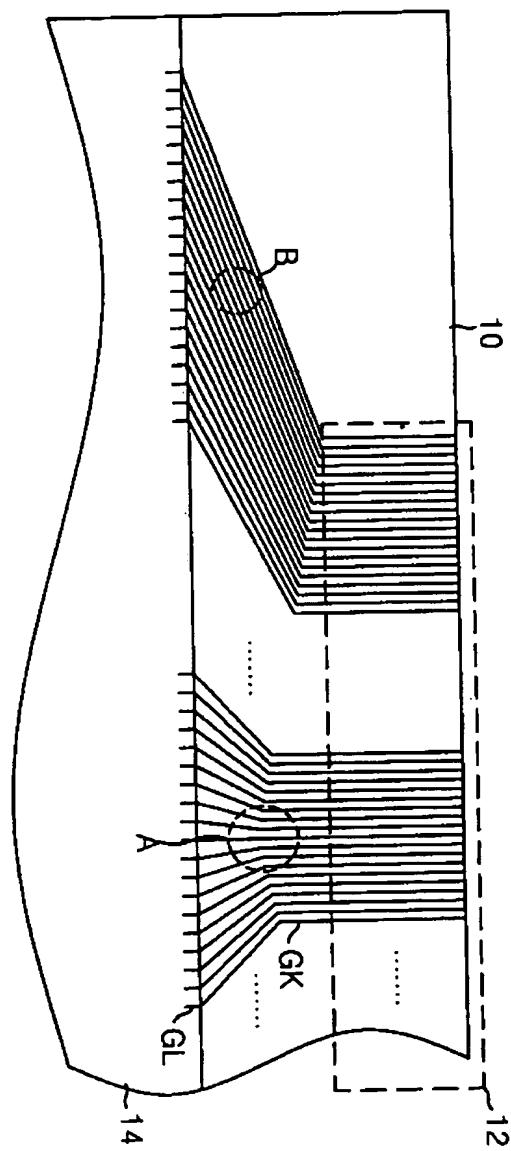
【청구항 22】

제 19 항에 있어서,

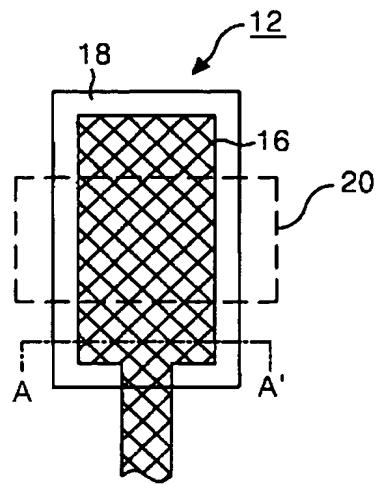
상기 저항보상패턴의 비저항값은 상기 전극링크의 길이가 상대적으로 긴 경우
우 상대적으로 작게 설정되고, 상대적으로 짧은 경우 상대적으로 크게 설정된 것을
특징으로 하는 등저항 배선을 위한 액정표시장치.

【도면】

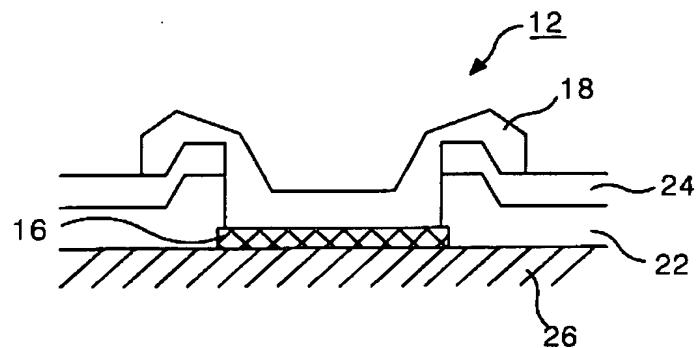
【도 1】



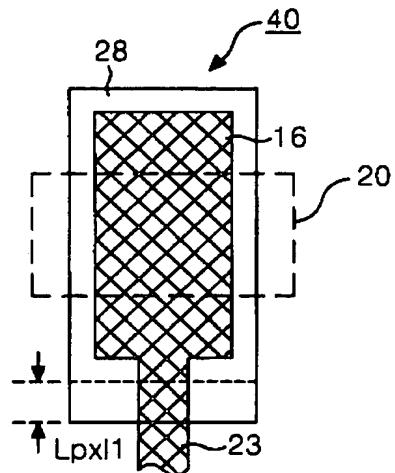
【도 2】



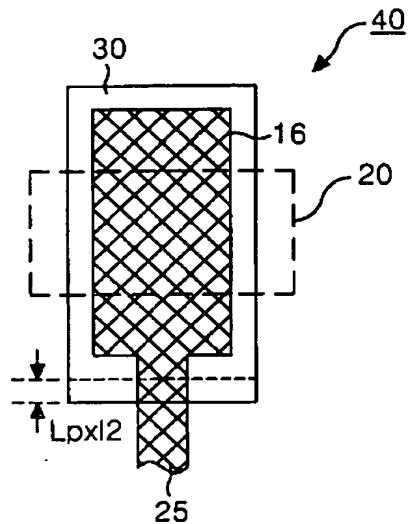
【도 3】



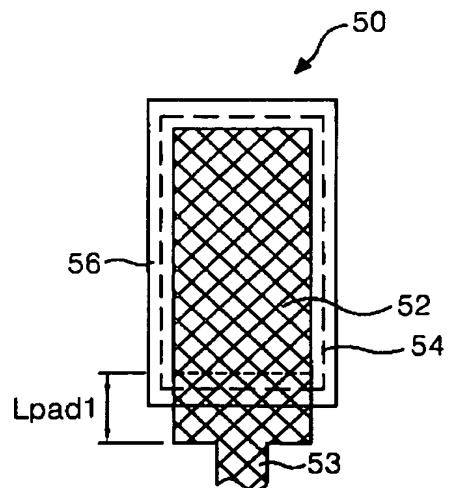
【도 4a】



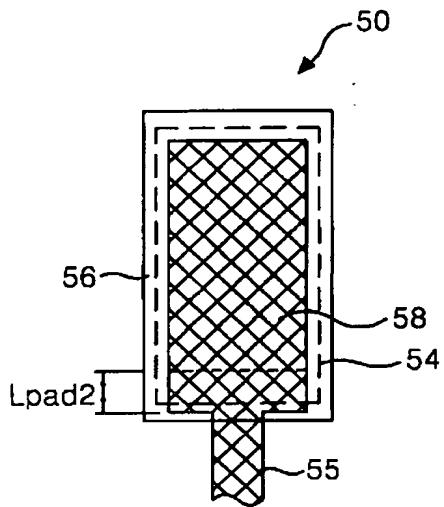
【도 4b】



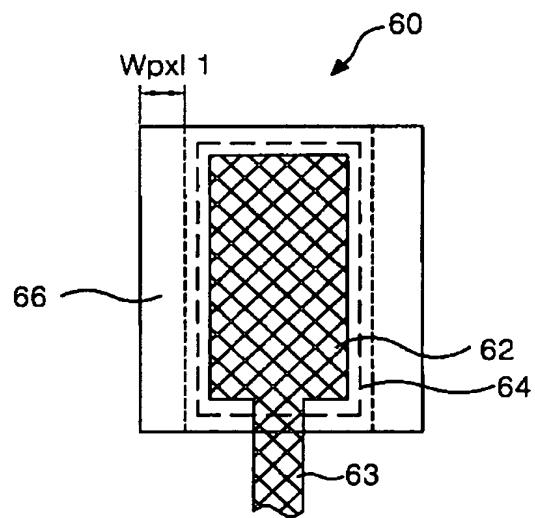
【도 5a】



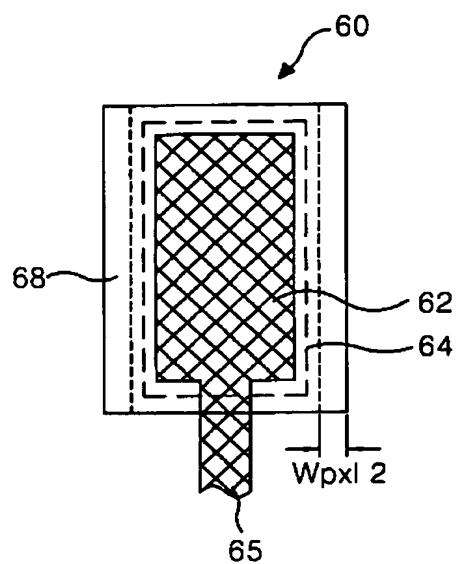
【도 5b】



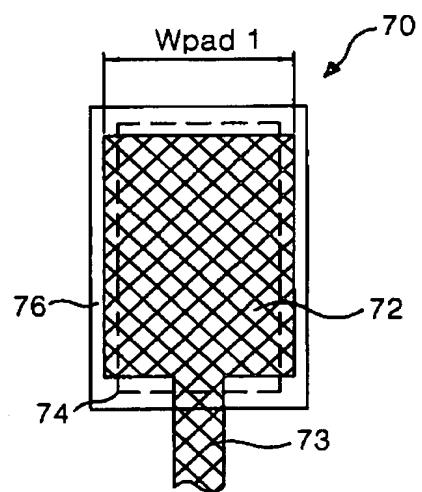
【도 6a】



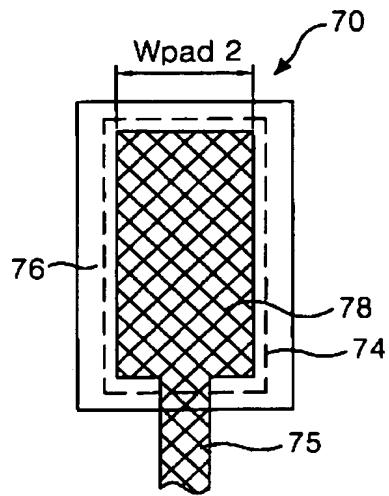
【도 6b】



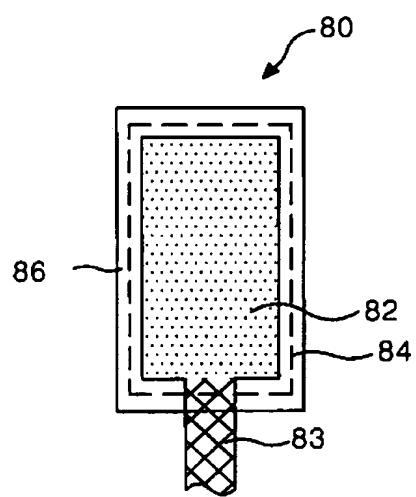
【도 7a】



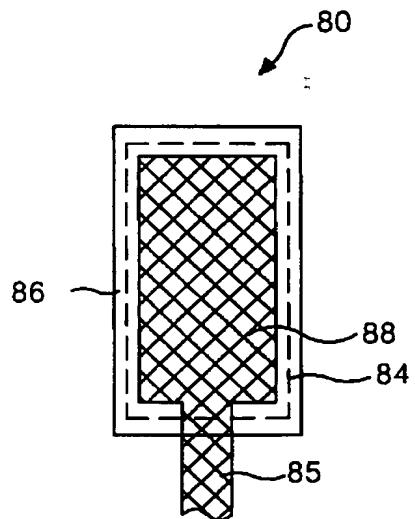
【도 7b】



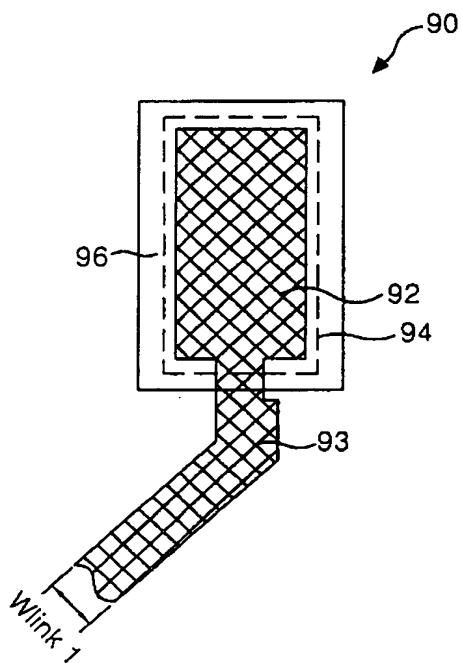
【도 8a】



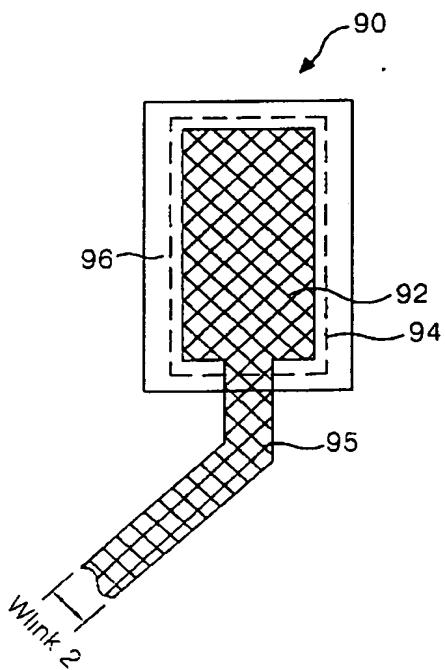
【도 8b】



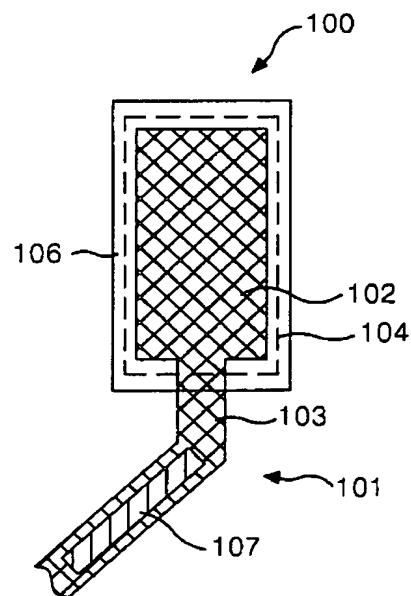
【도 9a】



【도 9b】



【도 10a】



1020010037133

출력 일자: 2001/10/19

【도 10b】

